

# ULP-HPC: 超低消費電力・高性能コンピューティング

## ULP-HPC: Ultra Low-Power High-performance Computing

鯉渕 道紘, Jose Miguel Montanana Aliaga  
 Michihiro Koibuchi, Jose Miguel Montanana Aliaga

### 何がわかる？

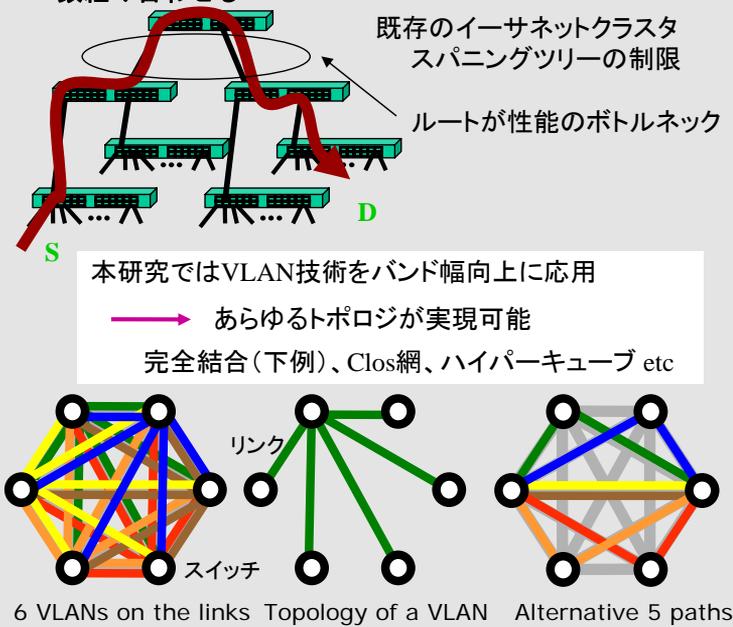
大規模計算機(HPC システム)の主流である  
 PCクラスタのインターコネクットの電力性能比  
 とコストパフォーマンスの両方を 10倍 以上  
 向上させる

### どんな研究？

地球シミュレータなどのスパコンでは数MWの巨大な  
 電力を消費しながら運用されている。  
 そこで、東工大、東大、電通大、東海大と共同で超  
 低消費電力・スパコン技術を開発している。本研究で  
 は、そのインターコネクットに関して、安価な小規模ス  
 イッチを多数用いることで、性能低下なしに 電力と  
 コストを1/10に抑えることを達成した。

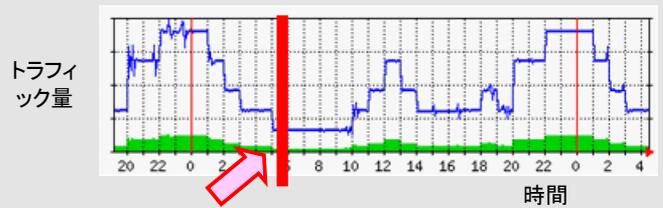
### 内容

(1) 小規模なイーサネット・スイッチ(24-48ポート)を多  
 数組み合わせる

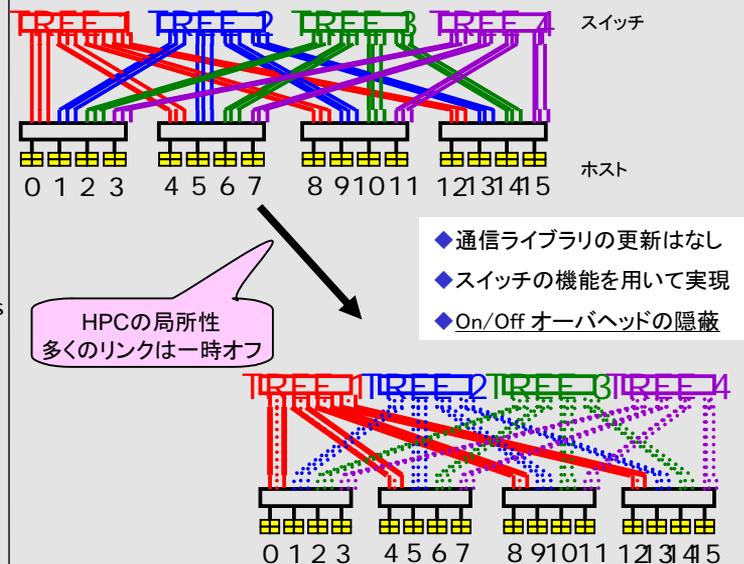


(2) On/Off リンク制御による電力最適化

GbEスイッチの消費電力の4-6割がリンク



リンク利用率の低下を検出



(3) 性能評価

世界93位(2003)@  
 Top500のスパコンに  
 実装(同志社大学)



Before After(本研究成果)

スイッチ	Force 10 E1200x1台	Dell PC6248 x 8台
導入コスト	4000万円	160万円
消費電力	5,839W(最大)	1239W
LINPACK性能 (Tflops)	1.169@256 hosts	1.081@225 hosts

2003年

2007年

### 参考文献

- ◆ A. Jouraku, M. Koibuchi, H. Amano, An Effective Design of Deadlock-Free Routing Algorithms Based on 2-D Turn Model for Irregular Networks, IEEE Trans on PDS, Vol.18, No.3, pp.320-333, March 2007
- ◆ T. Otsuka, M. Koibuchi, T. Kudoh, H. Amano, A Switch-tagged VLAN Routing Methodology for PC Clusters with Ethernet, the International Conference on Parallel Processing(ICPP'06), pp.479-486, August 2007
- ◆ Michihiro Koibuchi, Tomohiro Otsuka, Hiroki Matsutani, Hideharu Amano, "An On/Off Link Activation Method for Low-Power Ethernet in PC Clusters", Proc. of the 23rd IEEE International Parallel and Distributed Processing Symposium, May 2009